

Reihe 9

Elektronik/Mikro
und Nanotechnik

Nr. 395

Dipl.-Ing. Matthias Thiele,
Dresden

Elektromigration und deren Berücksichtigung beim zukünftigen Layoutentwurf digitaler Schaltungen



Technische Universität Dresden
Institut für Feinwerktechnik
und Elektronik-Design
Institutsdirektor Prof. Dr.-Ing. habil. Jens Lienig

ifte

<https://doi.org/10.31228/vdi3186395092-1>

Generiert durch IP '3.15.27.91' am 12.05.2024, 22:29:29

Das Erstellen und Weitergeben von Kopien dieses PDFs ist nicht zulässig.

Technische Universität Dresden

Elektromigration und deren Berücksichtigung beim zukünftigen Layoutentwurf digitaler Schaltungen

Matthias Thiele

von der Fakultät Elektrotechnik und Informationstechnik der
Technischen Universität Dresden
zur Erlangung des akademischen Grades eines

Doktoringenieurs
(Dr.-Ing.)

genehmigte Dissertation

Vorsitzender: Prof. Dr.-Ing. habil. Fischer

Gutachter: Prof. Dr.-Ing. habil. Lienig Tag der Einreichung: 15.11.2016
Prof. Dr. rer. nat. Brück Tag der Verteidigung: 09.02.2017

<https://doi.org/10.51202/9783186395092-1>

Generiert durch IP '3.15.27.91', am 02.05.2024, 22:29:29.

Das Erstellen und Weitergeben von Kopien dieses PDFs ist nicht zulässig.

Fortschritt-Berichte VDI

Reihe 9

Elektronik/Mikro-
und Nanotechnik

Dipl.-Ing. Matthias Thiele,
Dresden

Nr. 395

Elektromigration und
deren Berücksichtigung
beim zukünftigen
Layoutentwurf
digitaler Schaltungen



Technische Universität Dresden
Institut für Feinwerktechnik
und Elektronik-Design
Institutsdirektor Prof. Dr.-Ing. habil. Jens Lienig

ifte

Thiele, Matthias

Elektromigration und deren Berücksichtigung beim zukünftigen Layoutentwurf digitaler Schaltungen

Fortschr.-Ber. VDI Reihe 9 Nr. 395. Düsseldorf: VDI Verlag 2017.

158 Seiten, 58 Bilder, 9 Tabellen.

ISBN 978-3-18-339509-5, ISSN 0178-9422,

€ 57,00/VDI-Mitgliederpreis € 51,30.

Für die Dokumentation: Elektromigration – Entwurfsautomatisierung – Finite-Elemente-Methode – Entwurfsregeln – Verdrahtung – Stromdichte – Blech-Länge – CNT – Semiconductor Roadmap

Elektromigration ist momentan einer der begrenzenden Effekte für die Verkleinerung von Strukturgrößen in der Mikroelektronik. Dies begründet sich durch steigende Stromdichten bei sinkenden Leiterquerschnitten. Dadurch sinkt die Zuverlässigkeit der Leitbahnen. Diese Arbeit untersucht Methoden zur Verhinderung von Elektromigrationsschäden im Verdrahtungsentwurf digitaler Schaltkreise mit Strukturgrößen von weniger als 20 nm. Ziel ist es, neue Entwurfsregeln und Strategien für robuste Schaltkreise zu entwickeln. Erstmals steht der Entwurf digitaler Schaltkreise unter Berücksichtigung von Nanotechniken im Mittelpunkt. Es wird gezeigt, dass auch bei weiterer Verkleinerung der Verdrahtungsstrukturen elektromigrationsrobuste Schaltungen möglich sind. Die vorliegende Arbeit wendet sich vorrangig an Ingenieure und Wissenschaftler auf dem Gebiet der Entwurfsautomatisierung.

Bibliographische Information der Deutschen Bibliothek

Die Deutsche Bibliothek verzeichnet diese Publikation in der Deutschen Nationalbibliographie; detaillierte bibliographische Daten sind im Internet unter <http://dnb.ddb.de> abrufbar.

Bibliographic information published by the Deutsche Bibliothek

(German National Library)

The Deutsche Bibliothek lists this publication in the Deutsche Nationalbibliographie (German National Bibliography); detailed bibliographic data is available via Internet at <http://dnb.ddb.de>.

© VDI Verlag GmbH · Düsseldorf 2017

Alle Rechte, auch das des auszugsweisen Nachdruckes, der auszugsweisen oder vollständigen Wiedergabe (Fotokopie, Mikrokopie), der Speicherung in Datenverarbeitungsanlagen, im Internet und das der Übersetzung, vorbehalten.

Als Manuskript gedruckt. Printed in Germany.

ISSN 0178-9422

ISBN 978-3-18-339509-5

<https://doi.org/10.51202/9783186395092-1>

Generiert durch IP '3.15.27.91', am 02.05.2024, 22:29:29.

Das Erstellen und Weitergeben von Kopien dieses PDFs ist nicht zulässig.

Vorwort

Diese Arbeit entstand im Rahmen meiner Tätigkeit am Institut für Feinwerktechnik und Elektronik-Design (IFTE) zunächst im Graduiertenkolleg „Nano- und Biotechniken für das Packaging elektronischer Systeme“. In meiner anschließenden Zeit als wissenschaftlicher Mitarbeiter am IFTE konnte ich die vorliegende Arbeit fertigstellen. Ich danke meinem Doktorvater Herrn Professor Jens Lienig für die fachkundige Hilfe und Unterstützung sowie für die Geduld in dieser Zeit.

An dieser Stelle möchte ich der Deutschen Forschungsgemeinschaft für die finanzielle Unterstützung sowie Prof. Dr.-Ing. habil. Gerald Gerlach und Frau Dr.-Ing. Bärbel Knöfel für die lehrreiche und schöne Zeit im Graduiertenkolleg danken. Darüber hinaus danke ich den Kollegiaten des Graduiertenkollegs und zahlreichen Mitarbeitern des Instituts für Aufbau- und Verbindungstechnik der Elektronik und des Instituts für Halbleiter- und Mikrosystemtechnik sowie Dr. rer. nat. Paulius Sakalas für die Unterstützung bei der Vorbereitung und Durchführung von Messungen. Für die organisatorische Unterstützung und die fachlichen Diskussionen danke ich insbesondere Prof. Dr.-Ing. Thomas Zerna und Prof. Dr.-Ing. habil. Klaus-Jürgen Wolter. Göran Jerke und Shanthi Siemes danke ich für die Daten aus der Industrie.

Für die vielen hilfreichen Korrekturhinweise während der Erstellung des Manuskripts danke ich besonders Prof. Dr.-Ing. habil. Dr. h. c. Werner Krause, Prof. Dr.-Ing. habil. Jens Lienig, Elisabeth Thiele, Josephine Stapel, Katja Rohatsch, Andreas Krinke und Steve Bigalke.

Prof. Dr.-Ing. habil. Jens Lienig und Prof. Dr. rer. nat. Rainer Brück danke ich für die Begutachtung meiner Dissertation, Prof. Dr.-Ing. habil. Wolf-Joachim Fischer und Prof. Dr.-Ing. Dr. h. c. Karl-Heinz Bock für den Vorsitz bzw. die erfolgreiche Durchführung des Promotionsverfahrens. Ein besonderer Dank gilt meinen Kollegen Dr.-Ing. Frank Reifegerste, Dr.-Ing. Thomas Bödrich und

Andreas Krinke, die mit mir das Büro und einige Sorgen teilten und mir oft genug die nötige Motivation gaben, für viele konstruktive Gespräche. Nicht zuletzt danke ich meiner Familie und besonders meiner Frau Elisabeth für den nötigen Rückhalt und die Unterstützung auch in schwierigen Phasen.

Inhaltsverzeichnis

1	Einleitung	1
1.1	Entwicklung der Halbleitertechnologie	1
1.2	Entwicklung bei Leitbahnen	2
1.3	Motivation	4
2	Grundlagen	7
2.1	Elektromigration	7
2.1.1	Allgemeines zur Elektromigration	7
2.1.2	Möglichkeiten der Quantifizierung	8
2.1.3	Einflussgrößen	11
2.2	Mechanismen bei der Elektromigration	14
2.2.1	Kristallstruktur und Diffusionsmechanismen	14
2.2.2	Barrieren bei Kupfermetallisierungen	18
2.2.3	Einfluss durch mechanische Spannungen	21
2.2.4	Zusammenspiel der Migrationsarten	23
2.2.5	Frequenzabhängigkeit der EM	25
2.3	Berücksichtigung von EM im Layoutentwurf	29
2.3.1	Einordnung in den Layoutentwurf	29
2.3.2	Besonderheiten des digitalen Layoutentwurfs	31
2.3.3	Berücksichtigung von EM im digitalen Layoutentwurf	33
3	Zielstellung der Arbeit	36
3.1	Hintergrund und Fragestellungen	36
3.2	Einordnung der Arbeit in den Gesamtkontext	39
4	Entwicklungstrends bei digitalen Schaltungen	40
4.1	Moore'sches Gesetz und Roadmap ITRS	40
4.2	Verhinderung von EM-Schäden	45

5 Methoden für EM-robuste digitale Schaltungen	47
5.1 Übersicht über die Methoden	47
5.2 Bambus-Effekt	50
5.2.1 Physikalischer Hintergrund	50
5.2.2 Anwendung	52
5.3 Längeneffekte	55
5.3.1 Physikalischer Hintergrund	55
5.3.2 Bedeutung für Technologie und Entwurf	62
5.4 Via-below- und Via-above-Konfigurationen	67
5.4.1 Grundlagen	67
5.4.2 Parameter	68
5.4.3 Vergleich mit aktuellen Technologien	69
5.4.4 Anwendung	69
5.5 Reservoirs	71
5.5.1 Grundlagen	71
5.5.2 Quellen und Senken	71
5.5.3 Erscheinungsformen	72
5.5.4 Anwendung	73
5.6 Mehrfach-Vias	76
5.6.1 Grundlagen	76
5.6.2 Stromverteilung	77
5.6.3 Reservoirs	78
5.6.4 Bedeutung der geometrischen Anordnung	79
5.6.5 Aktuelle Bedeutung redundanter Vias	82
5.6.6 Parameter und Hinweise zur Anwendung bei EM	82
5.7 Frequenzabhängige Effekte	84
5.7.1 Selbstheilung und steigende Frequenzen	84
5.7.2 Konsequenzen	85
5.8 Werkstoffe bei klassischer Metallverdrahtung	87
5.8.1 Leiterwerkstoff	88
5.8.2 Dielektrikum	89
5.8.3 Barriere	91
5.9 Neue Werkstoffe und Technologien	95
5.9.1 Kohlenstoffbasierte Lösungen	95
5.9.2 Eigenschaften der CNT	97
5.9.3 Auswirkungen auf den zukünftigen Layoutentwurf	98

5.10 Zusammenfassung	100
6 Ausgewählte Untersuchungen	102
6.1 Simulationsmethoden	102
6.1.1 Stromdichtesimulation mit Finiten Elementen	104
6.1.2 Besonderheiten herkömmlicher Technologien	106
6.1.3 Simulation neuer Technologien	107
6.2 Versuchsmethoden der experimentellen Validierung	107
6.3 Ergebnisse der Untersuchungen	111
6.3.1 Längeneffekte	111
6.3.2 Reservoirs	117
6.3.3 Kohlenstoffnanoröhren	121
6.4 Zusammenfassung	124
7 Gesamtzusammenfassung und Ausblick	125
7.1 Zusammenfassung der Arbeit	125
7.2 Ausblick: Bibliothek robuster Layoutelemente	129
7.3 Ausblick: Nutzung von neuen Technologien	129
7.4 Zukünftige Nutzung der Ergebnisse	130
Glossar	132
Literaturverzeichnis	134

Abkürzungsverzeichnis

Bezeichnung	Beschreibung
ASIC	Application Specific Integrated Circuit
CMP	Chemical Mechanical Polishing
CNF	Kohlenstoffnanofaser
CNT	Kohlenstoffnanoröhre
CVD	Chemical Vapor Deposition
EM	Elektromigration
FEM	Finite-Elemente-Methode
ILD	Inter Layer Dielectric
ITRS	International Technology Roadmap for Semiconductors
PC	Personal Computer
REM	Raster-Elektronen-Mikroskopie
RFID	Radio-Frequency Identification
SiP	System-in-Package
SM	Stressmigration
SMU	Source Measure Unit
SoC	System-on-a-Chip
TSV	Through Silicon Via

Kurzfassung

Elektromigration ist momentan einer der begrenzenden Effekte für die Verkleinerung von Strukturgrößen in der Mikroelektronik. Ziel der Arbeit ist es, fundierte Vorgaben für den Layoutentwurf digitaler Schaltkreise zu erarbeiten, die es ermöglichen, auch zukünftig elektromigrationsrobuste Schaltungen zu entwerfen. Es werden Möglichkeiten aufgezeigt, wie trotz kleinerer Strukturen eine hohe Elektromigrationsrobustheit erreicht wird. Dazu sind verschiedene Techniken auszunutzen.

Nach dem aktuellen Stand der Technik erreicht die bisherige Technologie in der Mikroelektronik ihre Begrenzung durch Elektromigration. Dies begründet sich durch steigende Stromdichten bei sinkenden Leiterquerschnitten. Dadurch sinkt die Zuverlässigkeit der Leiterbahnen. Mit dieser Arbeit wird gezeigt, dass diese Barriere zu überwinden ist und weitere Verkleinerungen der Strukturen möglich werden. Dabei erfolgt eine Analyse und Zusammenfassung zahlreicher Methoden zur Vermeidung von Elektromigrationsschäden. Die Methoden werden quantitativ analysiert und Vorgaben für den Schaltungs- und Layoutentwurf bei zukünftigen Strukturgrößen erarbeitet. Erstmals wird der Entwurf digitaler Schaltkreise unter Berücksichtigung von Nanotechniken in den Mittelpunkt gesetzt.

Das Thema der Arbeit hat eine herausragende Bedeutung für die zukünftige Entwicklung der Mikroelektronik, da nur durch die Vermeidung der Elektromigration zuverlässige Schaltungen in kleineren Strukturgrößen möglich sind. Es werden Lösungen für aktuelle und zukünftige Probleme im Zusammenhang mit der Elektromigration aufgezeigt. Der direkte Zugriff auf Nanotechniken ermöglicht eine neue Sichtweise auf die Technologien für digitale Schaltungen und erlaubt einen Ausblick in die Zukunft elektromigrationsrobuster Schaltungen.

Abstract

Electromigration is one of the most important constraints for scaling in micro-electronics. It is caused by material transport through high current densities in metal interconnects of integrated circuits. While previously only considered in analog circuits and supply nets, it will be an issue also for signal nets of future digital circuits.

In this thesis, methods preventing electromigration damage in digital integrated circuits are analyzed using finite element analysis and experimental results. The considered methods include the exploitation of bamboo effect, length effect, reservoir effect and material properties. As an outlook, technologies using carbon nanotubes to replace copper interconnects are studied. Finally, specific rules for electromigration robust designs by increasing the current density capability are given.